

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN(11) Publication number: **02081598 A**(43) Date of publication of application: **22.03.90**

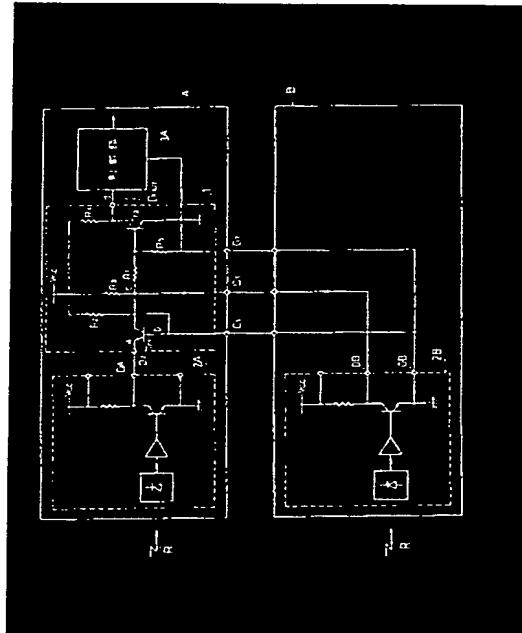
(51) Int. Cl

H04Q 9/00(21) Application number: **63232847**(71) Applicant: **SONY CORP**(22) Date of filing: **17.09.88**(72) Inventor: **SATO KAZUHIRO****(54) DATA INPUT SWITCHING CIRCUIT****(57) Abstract:**

PURPOSE: To preferentially output one of data supplied to each data input terminal by being equipped with an input switching (transistor)TR, and an input buffer TR.

CONSTITUTION: A data input switching circuit 1 consists of an input switching TR₁, an input buffer TR₂, and respective resistances R₁ to R₅. When the data input switching circuit 1 is not connected to an electric device B, the inverted data of the input data applied to a second data input terminal D₂ are obtained by a data output terminal DOUT. When respective terminals D₁, C₁, and G₁ are connected to the electric device B, the inverted data of a input data applied to the first data input terminal D₁ are supplied from the data output terminal DOUT to a control part 3A. Thus, one of the data supplied to the first and second data input terminals D₁ and D₂ can be preferentially outputted.

COPYRIGHT: (C)1990,JPO&Japio



⑨ 日本国特許庁 (JP) ⑩ 特許出願公開
⑪ 公開特許公報 (A) 平2-81598

⑫ Int. Cl.⁵
H 04 Q 9/00

識別記号 311 G 庁内整理番号 6945-5K

⑬ 公開 平成2年(1990)3月22日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 データ入力切換回路

⑮ 特願 昭63-232847
⑯ 出願 昭63(1988)9月17日

⑰ 発明者 佐藤一博 東京都品川区北品川6丁目7番35号 ソニー株式会社内
⑱ 出願人 ソニー株式会社 東京都品川区北品川6丁目7番35号
⑲ 代理人 弁理士 小池晃 外2名

明細書

1. 発明の名称

データ入力切換回路

2. 特許請求の範囲

第1および第2のデータ入力端子と、
外部接続用の制御端子および接地端子と、
上記制御端子にベースが接続された入力切換用
のトランジスタと、
ベースが上記第1のデータ入力端子に接続され
ているとともに上記入力切換用のトランジスタを
介して上記第2のデータ入力端子に接続された入
力バッファ用のトランジスタとを備え、
上記入力切換用のトランジスタのベースを電源
ラインに抵抗を介して接続し、

上記入力バッファ用のトランジスタのベースを
上記接地端子の接続された接地ラインに抵抗を介
して接続するとともに上記電源ラインに抵抗を介
して接続してなるデータ入力切換回路。

3. 発明の詳細な説明

A. 産業上の利用分野

本発明は、2つのデータ入力端子に供給される
データのうちの一方を優先して出力するデータ入
力切換回路に関する。

B. 発明の概要

本発明は、2つのデータ入力端子にデータが供
給されるデータ入力切換回路において、入力切換
用のトランジスタと入力バッファ用のトランジス
タとを備えた簡単な構成の回路によって、上記各
データ入力端子に供給されるデータのうちの一方
を優先して出力することができるようとしたもの
である。

C. 従来の技術

従来、例えば同一メーカーのコンポーネントオ
ーディオシステム(Component audio system)は、
それを構成するチューナー装置やアンプ装置等の
機能の異なる複数の装置の制御部を接続して各該

置間で互いに制御データを送受することによって個々の機能が連動するようになされている。また、このような装置は、それぞれリモートコントロール信号の受光部を備え、上記リモートコントロール信号に応じた制御データも互いに送受するようになっており、例えば表示部の明るさを互いに連動して変化させる等の動作を行うようになっている。

このような動作は、例えば第3図に示す電気装置(a)に対する電気装置(b)の接続により実現される。すなわち、この第3図において、上記電気装置(a)および電気装置(b)では、それぞれ受光部(12a), (12b)の制御データ出力端子(Da), (Db)に得られる、図示しない送信装置からのリモートコントロール信号(R)に応じた制御データが、上記電気装置(a)に設けられた各入力バッファ(11a), (11b)を介して制御部(13a)に供給され、この制御部(13a)が上記制御データに応じて図示しない表示部等を制御するようになっている。

ところが、上記電気装置(a)には、上記各受光

からの制御データを優先して上記制御部(13a)が受け付けるようにする構成を、例えば手動の切換スイッチで実現したのでは操作が複雑になり、また、電界効果トランジスタ(FET)等を用いた切換回路で実現したのでは複数の電源が必要になり回路が複雑になるので実用的とはいえないという問題点があった。

そこで、本発明は、上述の如き実情に鑑みて提案されたものであり、第1および第2のデータ入力端子に供給されるデータのうちの一方を優先して出力することができる簡単且つ新規な構成のデータ入力切換回路を提供することを目的とするものである。

B. 課題を解決するための手段

本発明に係るデータ入力切換回路は、上述の目的を達成するために、第1および第2のデータ入力端子と、外部接続用の制御端子および接地端子と、上記制御端子にベースが接続された入力切換用のトランジスタと、ベースが上記第1のデータ

部(12a), (12b)からの制御データがそれぞれ伝送系の長さや回路素子の違いにより時間差を有して上記制御部(13a)に到達するので上記制御部(13a)が異動作する虞れがあった。そこで、上記電気装置(a)は、上記電気装置(b)と接続しているときには、上記電気装置(b)からの制御データを優先して上記制御部(13a)が受け付けるようにプログラムによりデータ入力切換を行なっていた。

D. 発明が解決しようとする課題

ところで、上述の電気装置(a)のように従来この種の装置は、上記制御部(13a)に各制御データが供給されるように構成されていた。そして、これら制御データのデータ入力切換を上記制御部(13a)のプログラムにより行なうようになっていた。このため、従来この種の装置は、上記制御部(13a)が大規模且つ複雑になるために、高価になってしまいうといふ欠点があった。

また、上述のように上記電気装置(a)が電気装置(b)と接続しているときに上記電気装置(b)か

入力端子に接続されるとともに上記入力切換用のトランジスタを介して上記第2のデータ入力端子に接続された入力バッファ用のトランジスタとを備え、上記入力切換用のトランジスタのベースを電源ラインに抵抗を介して接続し、上記入力バッファ用のトランジスタのベースを上記接地端子の接続された接地ラインに抵抗を介して接続するとともに上記電源ラインに抵抗を介して接続してなることを特徴とする。

F. 作用

本発明に係るデータ入力切換回路では、制御端子と接地端子が外部接続されていないときには、入力切換用のトランジスタのベースに電源ラインから正の電位が与えられこのトランジスタをオン(O N)状態とする。このときには、第2のデータ入力端にハイ(H)の電位が生じると上記トランジスタは動作しなくなるが、入力バッファ用のトランジスタのベースに上記電源ラインから正の電位が与えられるので上記トランジスタはオン(O

N) 状態となる。また、上記第2のデータ入力端子にロー(L)の電位が生じると上記入力切換用のトランジスタを介して上記入力バッファ用のトランジスタのベースが接地電位になるので、このトランジスタがオフ(OFF)状態となる。よって、このデータ入力切換回路では、制御端子と接地端子が接続されていないときには、上記第2のデータ入力端子に供給される入力データに応じた出力が上記入力バッファ用のトランジスタから得られる。

また、本発明に係るデータ入力切換回路では、上記制御端子と接地端子が外部接続されているときには、上記入力切換用のトランジスタのベースが接地電位となるので、このトランジスタがオフ(OFF)状態となる。よって、上記第2のデータ入力端子に与えられる入力データは、上記トランジスタから伝送されない。またこのときに、上記第1のデータ入力端子にハイ(H)およびロー(L)の電位が生じると、それに応じて上記入力バッファ用のトランジスタのベースが正の電位および接地電位になり、このトランジスタをオン

(ON) 状態およびオフ(OFF)状態にする。よって、このデータ入力切換回路では、上記制御端子と接地端子が外部接続されているときには、上記第1のデータ入力端子に供給される入力データに応じた出力が上記入力バッファ用のトランジスタから得られる。

G. 実施例

以下、本発明の実施例について図面を参照しながら詳細に説明する。

第1図は、本実施例のデータ入力切換回路(I)を備えた一方の電気装置(A)と、上記データ入力切換回路(I)に接続される他方の電気装置(B)とを示すブロック図である。なお、これら電気装置(A)、(B)は、例えば、いわゆるコンポーネントオーディオシステム(Component audio system)を構成するチューナー装置やアンプ装置等である。

上記第1図において、上記電気装置(A)のデータ入力切換回路(I)は、2つのデータ入力端子(D₁)、(D₂)、外部接続用の制御端子(C₁)および接地端子

(G₁)を備え、2つのトランジスタ(Tr₁)、(Tr₂)と5つの抵抗(R₁)、(R₂)、(R₃)、(R₄)、(R₅)とにより次のように構成されている。

すなわち、上記データ入力切換回路(I)は、上記制御端子(C₁)が入力切換用のトランジタであるNPN型の第1のトランジスタ(Tr₁)のベースに接続され、上記第2のデータ入力端子(D₂)が上記第1のトランジスタ(Tr₁)のエミッタ・コレクタ間と第1の抵抗(R₁)とを介して入力バッファ用のトランジタであるNPN型の第2のトランジスタ(Tr₂)のベースに接続され、上記第1のトランジスタ(Tr₁)のベースが第2の抵抗(R₂)を介して例えば+5Vの正の電位(Vcc)を有する電源ラインに接続され、上記第1のデータ入力端子(D₁)が上記第1のトランジスタ(Tr₁)のコレクタに接続され、この第1のトランジスタ(Tr₁)のコレクタが第3の抵抗(R₃)を介して上記電源ラインに接続され、この電源ラインが第4の抵抗(R₄)と上記第2のトランジスタ(Tr₂)のコレクタ・エミッタ間を介して接地されるとともに、上記第2のトランジスタ(Tr₂)のベ

ースが第5の抵抗(R₅)を介して上記接地および接地端子(G₁)に接続されてなっている。

このうち、上記第2のデータ入力端子(D₂)は、上記電気装置(A)に用いられるリモートコントロール信号受光部(2A)の信号出力端子(BA)に接続されている。また、上記第1のデータ入力端子(D₁)は、上記電気装置(B)に用いられるリモートコントロール信号受光部(2B)の信号出力端子(BB)に接続されるようになっており、この接続と同時に上記制御端子(C₁)および接地端子(G₁)は、上記リモートコントロール信号受光部(2B)の接地端子(GB)に共通に外部接続されるようになっている。

また、上記第2のトランジスタ(Tr₂)は、コレクタがデータ出力端子(D_{out})を介して上記電気装置(A)の制御部(3A)に接続されており、この制御部(3A)へ供給される信号の入力バッファとして用いられているものである。

なお、上記各リモートコントロール信号受光部(2A)、(2B)は、図示しない送信装置からの赤外線によるリモートコントロール信号(R)をフォトダ

イオード等にて受光して、それに応じた信号を生成して上記各信号出力端子(DA), (DB)から出力するようになっている。

このように構成されている上記データ入力切換回路(I)は、上記各端子(D₁), (C₁), (G₁)が上記電気装置(B)に接続されていないときには、次のように動作する。

すなわち、このデータ入力切換回路(I)は、上記各端子(D₁), (C₁), (G₁)に上記電気装置(B)が接続されていないときには、第2図にbにて示すように上記第1のトランジスタ(Tr₁)のベースに上記電源ラインから上記第2の抵抗(R₂)を介して正の電位が与えられるので、上記トランジスタ(Tr₁)がオン(O N)状態となる。

このときに、上記第2のデータ入力端子(D₂)に第2図にbにて示す入力データのハイ(H)の電位(Vcc)が与えられると、上記第1のトランジスタ(Tr₁)は、ベース・エミッタ間の電位差がほぼなくなるので動作しなくなる。しかし、上記第2のトランジスタ(Tr₂)は、第2図にcにて示すよ

すなわち、このデータ入力切換回路(I)は、上記各端子(D₁), (C₁), (G₁)に上記電気装置(B)が接続されているときには、上記第1のトランジスタ(Tr₁)のベースが上記制御端子(C₁)と上記接地端子(G₁)との外部接続により接地電位になるので、このトランジスタ(Tr₁)がオフ(OFF)状態になる。よって、上記第2のデータ入力端子(D₂)に与えられる入力データは、上記トランジスタ(Tr₁)より伝送されない。またこのとき、上記第1のデータ入力端子(D₁)に上記電気装置(B)から入力データのハイ(H)の電位(Vcc)およびロー(L)の電位(0)が与えられると、それに応じて上記第2のトランジスタ(Tr₂)のベースが正の電位および接地電位になり、上記入力データがハイ(H)のときに上記トランジスタ(Tr₂)がオン(O N)状態となり、ロー(L)のときに上記トランジスタ(Tr₂)がオフ(OFF)状態となるので、上記データ出力端子(D_{out})の出力データを上記第2のトランジスタ(Tr₂)のオン(O N)状態のときには接地電位にするとともにオフ(OFF)状態のときには

うに、上記第1、第3および第5の抵抗(R₁), (R₃), (R₅)により分割されて上記電源ラインからベースに与えられる正の電位によりオン(O N)状態になるので、上記出力端子(D_{out})を接地して第2図にdにて示すように出力データを接地電位にする。

また、上記第2のデータ入力端子(D₂)に入力データのロー(L)の電位(0)が与えられると、上記第1のトランジスタ(Tr₁)を介して上記第2のトランジスタ(Tr₂)のベースがほぼ接地電位になるので、この第2のトランジスタ(Tr₂)がオフ(OFF)状態となり、上記出力端子(D_{out})の出力データをハイ(H)の電位(Vcc)にする。

よって、上記データ入力切換回路(I)は、上記電気装置(B)に接続されていないときには、上記第2のデータ入力端子(D₂)に与えられる入力データの反転データが上記データ出力端子(D_{out})に得られる。

また、上記データ入力切換回路(I)は、上記各端子(D₁), (C₁), (G₁)が上記電気装置(B)に接続されているときには、次のように動作する。

ハイ(H)の電位(Vcc)にする。

よって、上記データ入力切換回路(I)は、上記各端子(D₁), (C₁), (G₁)が上記電気装置(B)に接続されているときには、上記第1のデータ入力端子(D₁)に与えられる入力データの反転データを上記データ出力端子(D_{out})から上記制御部へ供給する。

このように、本実施例のデータ入力切換回路(I)によれば、上述のように簡単な構成で、上記電気装置(A)が電気装置(B)と接続しているとき、すなわち、上記制御端子(C₁)と上記接地端子(G₁)とが外部接続しているときに、上記電気装置(B)から上記第1のデータ入力端子(D₁)に与えられる入力データを優先して上記制御部(3A)に供給する動作を実現することができる。

よって、このデータ入力切換回路(I)を用いることにより、上記電気装置(A)は、煩雑な操作や複雑な回路を要しなくとも確実にデータ入力切換を行ふことができるとともに、上記制御部(3A)を小規模で簡単なものにすることができるので安価にすることができる。

II. 発明の効果

本発明に係るデータ入力切換回路は、入力切換用のトランジスタ、入力バッファ用のトランジスタおよび各抵抗により構成され、これらが上述のように作用することにより、制御端子と接地端子が接続されていないときには、上記第2のデータ入力端に供給される入力データに応じた出力が上記入力バッファ用のトランジスタから得られ、また、上記制御端子と接地端子が外部接続されているときには、上記第1のデータ入力端に供給される入力データに応じた出力が上記入力バッファ用のトランジスタから得られる。

よって、本発明によれば、第1および第2のデータ入力端子に供給されるデータのうちの一方を優先して出力することのできる簡単な構成の実用的なデータ入力切換回路を実現することができる。したがって、本発明に係るデータ入力切換回路を例えばコンポーネントオーディオシステムを構成する複数の装置間の制御データのデータ入力切換

回路に用いることにより、煩雑や操作や複雑な回路を要しなくともデータ入力切換を確実に行うことができるとともに制御部を小規模で簡単なものにすることができるので各装置を安価にすることができる。

4. 図面の簡単な説明

第1図は発明に係るデータ入力切換回路の実施例の構成を示すブロック図、第2図は上記データ入力切換回路に電気装置(B)が接続されていないときの各部の波形を示す波形図である。

第3図は従来例を説明するためのブロック図である。

1 . . . データ入力切換回路

D₁, D₂ . . . 第1および第2のデータ入力端子

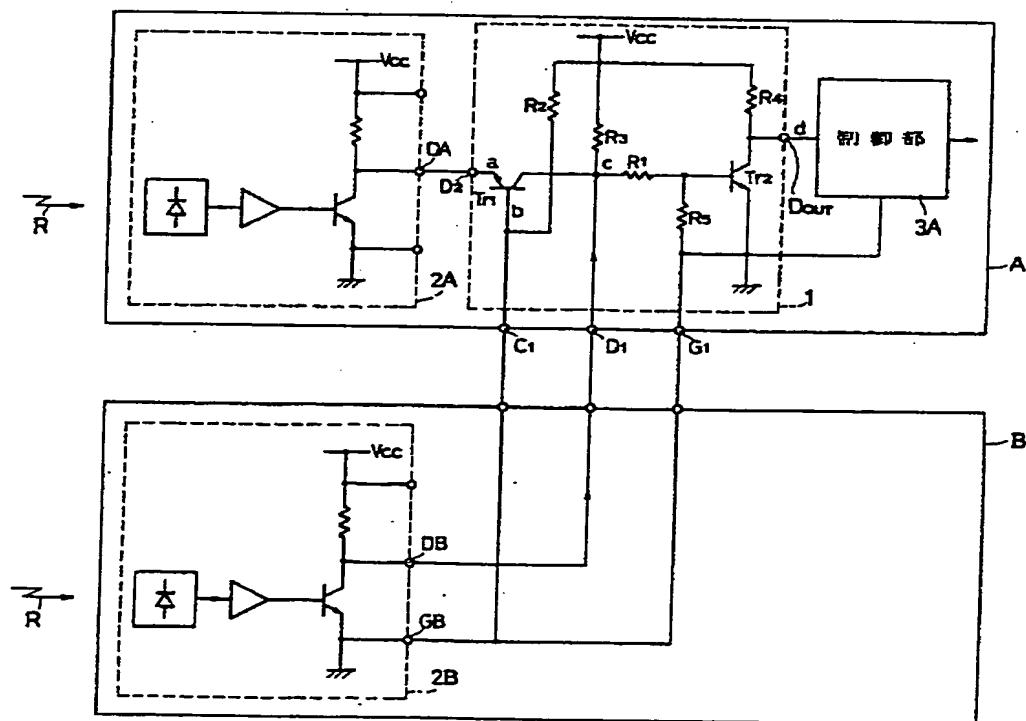
C₁ . . . 制御端子

G₁ . . . 接地端子

Tr₁ . . . 入力切換用のトランジスタ

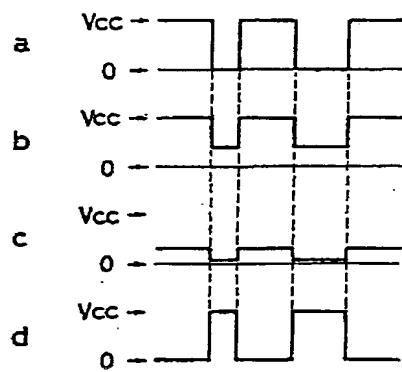
Tr₂ . . . 入力バッファ用のトランジスタ

R₁, R₂, R₃, R₄, R₅ . . . 抵抗

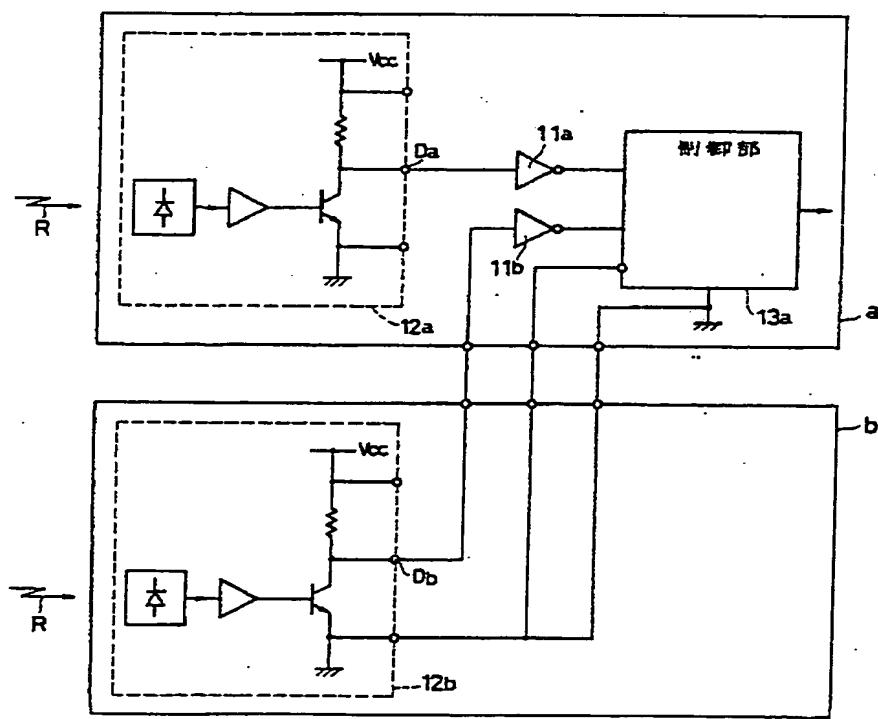


実施例の構成

第1図



第2図



第3図